

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-224468  
(P2000-224468A)

(43) 公開日 平成12年8月11日 (2000.8.11)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
H 0 4 N	5/238	H 0 4 N 5/238	Z 5 C 0 2 1
	5/21	5/21	B 5 C 0 2 2
	5/335	5/335	Q 5 C 0 2 4

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21) 出願番号 特願平11-22141

(22) 出願日 平成11年1月29日 (1999.1.29)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 小田 和夫

神奈川県横浜市港北区綱島東四丁目3番1  
号 松下通信工業株式会社内

(72) 発明者 刈谷 政樹

神奈川県横浜市港北区綱島東四丁目3番1  
号 松下通信工業株式会社内

(74) 代理人 100099254

弁理士 役 昌明 (外3名)

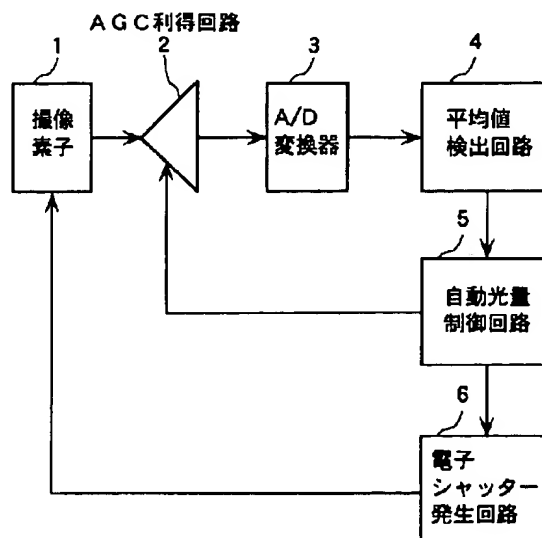
最終頁に続く

(54) 【発明の名称】 映像信号処理装置

(57) 【要約】

【課題】 固体撮像素子を備えた撮像装置において、自動光量制御を電子シャッター制御と自動利得制御とを併用しながら行うときに、蛍光灯の光量の周期的変動により映像信号に現れるフリッカの抑圧を回路的に行い、かつ自動光量制御範囲を拡大する。

【解決手段】 平均値検出回路4は、A/D変換器3から出力された映像信号の平均値を検出し、自動光量制御回路5へ与える。自動光量制御回路5は、映像信号にフリッカが現れず、かつ映像信号の平均値が最適な値となるように、撮像素子1の電子シャッタースピードを段階的に選択し、かつ電子シャッタースピードの変化に併せてAGC利得回路2の利得制御を行う。



## 【特許請求の範囲】

【請求項1】 撮像素子から得られる映像信号のレベルを制御するAGC手段と、前記AGC手段でレベル制御された映像信号の平均値を検出する平均値検出手段と、前記平均値検出手段の出力に応じて前記AGC手段の利得を制御する利得制御手段と、前記撮像素子の電子シャッタースピードを入射光量の変動周期の整数倍であり、かつ前記撮像素子の蓄積時間以内の1つ以上の値に前記入射光量に応じて段階的に制御する電子シャッタースピード制御手段とを備えたことを特徴とする映像信号処理装置。

【請求項2】 前記電子シャッタースピードが段階的に変化した時に、その変化量に応じて前記AGC手段の利得を制御することを特徴とする請求項1記載の映像信号処理装置。

【請求項3】 前記電子シャッタースピード制御手段は、前記平均値検出手段の出力をもとに前記電子シャッタースピードの値を制御することを特徴とする請求項1記載の映像信号処理装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はテレビカメラなどの撮像装置における映像信号処理装置に関し、特に蛍光灯によるフリッカの抑圧と同時に自動光量制御を電子シャッターを用いて行うことを可能とした映像信号処理装置に関する。

## 【0002】

【従来の技術】まず、蛍光灯によるフリッカの発生原因について説明し、次に、このフリッカを抑圧する機能を有する従来の映像信号処理装置について説明する。

【0003】蛍光灯は、電源電圧の振幅に対応して明るさが周期的に変動する。この状態を図3(a)、(b)に示す。なお、電源電圧の周期は50Hzの地域（以下、50Hz地域と記載する。）と60Hzの地域（以下、60Hz地域と記載する。）の二つがあるが、ここでは50Hz地域を図示した。蛍光灯の明るさは、電源電圧の振幅が最も大きくなった場合に最も明るくなるので、50Hz地域では100Hz、60Hz地域では120Hzの周期で変動する。

【0004】このように明るさが周期的に変動する蛍光灯のもとで、1/30秒蓄積のMOS型撮像素子で撮像した場合の蓄積タイミングと撮像素子出力を図3(c)、(d)に示す。なお、1/60秒蓄積の撮像素子やCCD撮像素子を用いた場合でも基本原理は同じである。

【0005】50Hz地域で1/30秒蓄積のMOS型撮像素子を用いた場合、図3(c)に示すように読み出し点A1から読み出し点B1までの入射光量を積分した値が撮像素子の第1ラインの出力信号になる。同様に、読み出し点A2から読み出し点B2までの入射光量の積分が第2ラインの出力信号になり、以下525ライン目まで同様の結果となる。この時、入射される光量に図3(b)に示すような時

間の変動が存在するため、結果として撮像素子の出力にも図3(d)のような変動が現れ、画面上で輝度レベルの変動となるため、フリッカとして認識される。特にMOS型撮像素子の場合には上述のように1ライン毎に蓄積タイミングが異なるため、1フレーム内にこのフリッカが現れ、画面上で黒い横縞として認識されることになり、実用上きわめて問題である。CCD型撮像素子の場合は、全ラインの蓄積タイミングが同じであるため、1フレーム内ではフリッカが現れないが、フレーム毎に信号レベルの変動が現れることは原理上同じである。

【0006】図4は、このようなフリッカを抑圧する機能を備えた従来の映像信号処理装置の一例のブロック図である。この映像信号処理装置において、撮像素子11の出力信号はAGC利得回路12に入力され、その平均レベルが一定になるように制御される。AGC利得回路12の出力信号はA/D変換器13によりデジタル信号に変換され、平均値検出回路14で平均値が検出され、その平均値が自動光量制御回路15へ入力される。自動光量制御回路15は、入力された平均値に応じてAGC利得回路12の利得を設定し、平均値が一定になるように制御する。

【0007】また、この映像信号処理装置において、撮像素子11の蓄積時間を電子シャッター発生回路16により、50Hz地域では電子シャッタースピードを1/100秒に固定し、60Hz地域では1/30秒または1/60秒に固定している。図5は50Hz地域において電子シャッタースピードを1/100秒に固定し、フリッカを抑圧する場合を表している。図5(c)に示すように、50Hz地域において電子シャッタースピードを1/100秒にすると、撮像素子の蓄積時間と蛍光灯の明るさの変動の周期とが一致する。このため、図5(d)に示すように、撮像素子の信号出力のレベルに変動がなくなり、結果的に映像出力（画面上）のフリッカは抑圧することができる。60Hz地域においても原理的に同様である。

## 【0008】

【発明が解決しようとする課題】上述した例の場合、フリッカ補正時には電子シャッタースピードが固定されるので、AGC利得回路12だけで自動光量制御を行うことになる。このため、外部からの光量の変動に対するカメラの自動光量制御の可能な範囲はAGC利得回路12のダイナミックレンジに制限されるという欠点があった。そして、より広い範囲の光量変動に対して自動光量制御を行おうとすると、撮像素子11の出力信号のレベルを検出し、そのレベルに応じてレンズ絞りを機械的に制御することのできる自動絞りレンズを使用せざるを得なくなるので、コスト的にも不利であり、さらに自動絞りレンズの機構構造のため小型化も困難であった。

【0009】本発明は上記従来の問題を解決するためになされたもので、その目的は、蛍光灯の明るさの周期的変動が原因で発生する映像信号のフリッカ抑圧を回路的にに行い、しかも自動光量制御の範囲を拡大することを可

能とした映像信号処理装置を提供するものである。

【0010】

【課題を解決するための手段】本発明では、上記課題を解決するために、映像信号処理装置に、撮像素子から得られる映像信号のレベルを制御するAGC手段と、AGC手段でレベル制御された映像信号の平均値を検出する平均値検出手段と、平均値検出手段の出力に応じて前記AGC手段の利得を制御する利得制御手段と、撮像素子の電子シャッタースピードを入射光量の変動周期の整数倍であり、かつ撮像素子の蓄積時間以内の1つ以上の値に前記入射光量に応じて段階的に制御する電子シャッタースピード制御手段とを設ける構成とした。このように構成したことにより、回路的な処理を用いて、電子シャッタースピードを固定した場合よりも自動光量制御の範囲を拡大することができる。

【0011】また、電子シャッタースピードが段階的に変化した時に、その変化量に応じてAGC手段の利得を制御する構成とした。このように構成したことにより、回路的な処理を用いて、電子シャッタースピードを固定した場合よりも自動光量制御の範囲を拡大するとともに、電子シャッタースピード変化時の映像信号のレベル変動を抑圧することができる。

【0012】

【発明の実施の形態】本発明の請求項1に記載の発明は、撮像素子から得られる映像信号のレベルを制御するAGC手段と、前記AGC手段でレベル制御された映像信号の平均値を検出する平均値検出手段と、前記平均値検出手段の出力に応じて前記AGC手段の利得を制御する利得制御手段と、前記撮像素子の電子シャッタースピードを入射光量の変動周期の整数倍であり、かつ前記撮像素子の蓄積時間以内の1つ以上の値に前記入射光量に応じて段階的に制御する電子シャッタースピード制御手段とを備えた映像信号処理装置であり、フリッカが発生しない1つ以上の電子シャッタースピードを入射光量に応じて段階的に選択するとともに、映像信号の平均値が適正な値になるようにAGC制御を行うという作用を有する。

【0013】本発明の請求項2に記載の発明は、請求項1記載の発明において、前記電子シャッタースピードが段階的に変化した時に、その変化量に応じて前記AGC手段の利得を制御する映像信号処理装置であり、フリッカが発生しない1つ以上の電子シャッタースピードを入射光量に応じて段階的に選択するとともに、電子シャッタースピードの段階的な変化量に応じて映像信号の平均値が適正な値になるようにAGC制御を行うという作用を有する。

【0014】本発明の請求項3に記載の発明は、請求項1記載の発明において、前記電子シャッタースピード制御手段は、前記平均値検出手段の出力をもとに前記電子シャッタースピードの値を制御する映像信号処理装置で

あり、平均値検出手段の出力を共通に用いて、フリッカが発生しない1つ以上の電子シャッタースピードを段階的に選択するとともに、映像信号の平均値が適正な値になるようにAGC制御を行うという作用を有する。

【0015】以下、本発明の実施の形態について図面を参照しながら詳細に説明する。

【0016】図1は本発明を適用した映像信号処理装置の構成を示すブロック図である。この映像信号処理装置において、撮像素子1は例えばMOS型撮像素子であり、図示されていない光学系を経て入力される光信号を電気信号に変換し、映像信号を出力する。AGC利得回路2はこの映像信号の平均レベルが一定になるように、後述する自動光量制御回路5から供給される利得制御信号に従って利得が制御される。A/D変換器3はAGC利得回路2の出力をデジタル信号に変換し、平均値検出回路4へ出力する。平均値検出回路4は入力されたデジタル信号の平均値を検出し、自動光量制御回路5へ出力する。自動光量制御回路5はこの平均値に応じて生成した利得制御信号をAGC利得回路2へ供給する。つまり、AGC利得回路2、A/D変換器3、平均値検出回路4および自動光量制御回路5から構成されるフィードバックループにより平均値AGC制御が行われる。また、自動光量制御回路5は、前記平均値に応じて生成したシャッタースピード設定信号を電子シャッター発生回路6へ供給する。電子シャッター発生回路6は、このシャッタースピード設定信号に従って撮像素子1の電子シャッタースピードを制御する。

【0017】次に、以上のように構成された映像信号処理装置の動作を図2を用いて説明する。以下の説明では、撮像素子1は1/30秒蓄積MOS型撮像素子とし、50Hz地域で使用した場合とする。

【0018】この場合、撮像素子の出力信号にフリッカが現れない電子シャッタースピードは、蛍光灯の明るさの変動周期の整数倍であり、かつ撮像素子1の蓄積時間以内である3/100秒、2/100秒、および1/100秒である。そこで、この映像信号処理装置では、外部光量の変化に対して自動光量制御回路5が制御動作を行う領域を3つに分ける。そして、自動光量制御回路5は撮像素子1における電子シャッタースピードを、最も暗い領域では3/100秒、中間の明るさの領域では2/100秒、最も明るい領域では1/100秒とするように、3段階のシャッタースピード設定信号を生成する。

【0019】ただし、この3段階のシャッタースピード制御では、制御ステップが実用上は粗いという欠点がある。そこで、この映像信号処理装置では、それを補うためにAGC利得回路2の利得を図2に示すように制御する。すなわち、電子シャッタースピードが3/100秒から2/100秒へ移行する時に撮像素子1の蓄積時間は2/3になるため、映像信号のレベルも2/3になる。そこで、AGC利得回路2の利得を+3.5dB上げればその出力信号の

レベルが1.5倍となるので、AGC利得回路2から出力される映像信号にレベル変動は現れない。その後、外部光量が明るくなっていくにつれて徐々にAGC利得回路2の利得を下げていき、2/100秒から1/100秒への移行時に同様にAGC利得の制御を+6dB上げ、出力信号レベルを2倍とすることで映像信号の自動光量制御を実現している。

【0020】このように、電子シャッタースピードが1/100秒に固定していた従来方式に比較して、本発明の実施の形態では、3/100秒まで電子シャッターが動作するため、自動光量制御の範囲が3倍に拡大されている。また、電子シャッタースピードが変化した時の撮像出力レベルの低下をAGCの利得を上げることで補正しているため、フリッカがなくかつ適切なレベルに制御された映像信号を得ることができる。

【0021】同様に、60Hz地域で1/30秒蓄積撮像素子を用いる場合には、電子シャッタースピードを4/120秒、3/120秒、2/120秒、1/120秒の4段階とし、その電子シャッタースピードが段階的に変化した時にAGC利得回路2の利得を+2.5dB、+3.5dB、+6dB上げればよい。また、1/60秒蓄積撮像素子の場合、50Hz地域では1/100秒の1段階のみ、60Hz地域では2/120秒と1/120秒の2段階の制御により、同様のことが行える。

【0022】なお、以上の実施の形態では、デジタル化した映像信号の平均値を検出するように構成したが、アナログの映像信号の平均値を検出するように構成しても良い。また、以上の実施の形態では、MOS型撮像素子の場合について説明したが、本発明はCCD型撮像素子にも同様に適用することができる。

【0023】

【発明の効果】以上のように、本発明では、映像信号処理装置において、電子シャッター制御により、映像信号

の平均値が最も適切な値になるように、フリッカレスとなる（撮像素子の出力信号にフリッカが現れない）1つ以上の電子シャッタースピードを段階的に選択するように構成したので、フリッカがなく、かつ適切なレベルに制御された映像信号を回路的な制御で得ることができ、しかも電子シャッタースピードを固定した従来の方式に比較し、自動光量制御の範囲を拡大することができるという効果が得られる。

【0024】また、電子シャッタースピードが段階的に変化した時に、その変化量に応じてAGC手段の利得を制御するので、フリッカがなく、かつ適切なレベルに制御された映像信号を回路的な制御で得ることができ、しかも電子シャッタースピードを固定した従来の方式に比較し、自動光量制御の範囲を拡大することができ、さらに電子シャッタースピード変化時の映像信号のレベル変動を抑圧することができるという効果が得られる。

【図面の簡単な説明】

【図1】本発明の実施の形態を示すブロック図、

【図2】本発明の実施の形態の動作を説明するための図、

【図3】フリッカの発生原因を説明するための図、

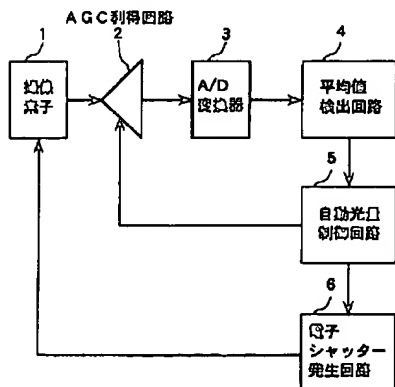
【図4】フリッカ抑圧機能を備えた従来の映像信号処理装置の一例のブロック図、

【図5】図4の映像信号処理装置の動作を説明するための図である。

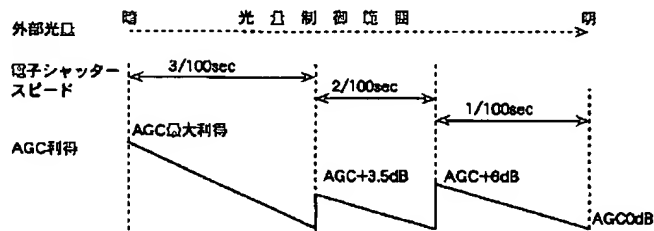
【符号の説明】

- 1 撮像素子
- 2 AGC利得回路
- 3 A/D変換器
- 4 平均値検出回路
- 5 自動光量制御回路
- 6 電子シャッター発生回路

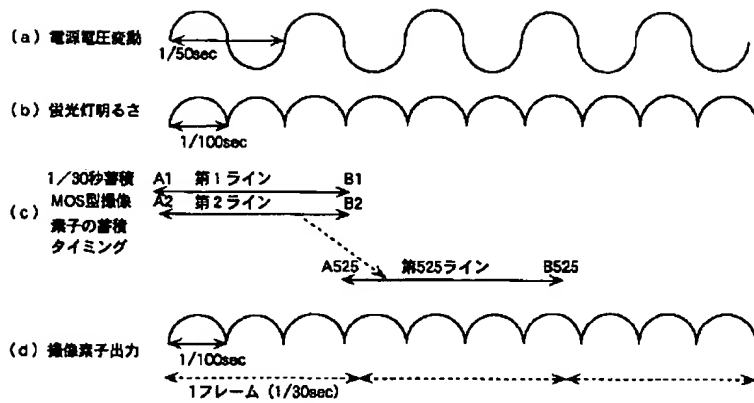
【図1】



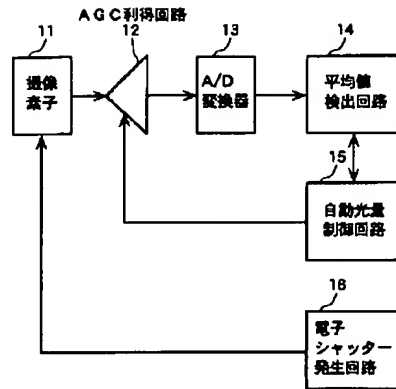
【図2】



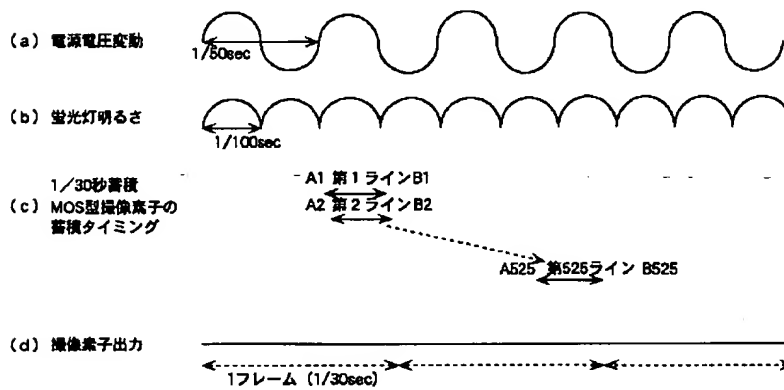
【図3】



【図4】



【図5】



フロントページの続き

Fターム(参考) 5C021 PA17 PA58 PA85 PA92 RA07  
RB01 XA04 YA07  
5C022 AB04 AB15 AB17 AB20 AB31  
AB51 AC52 AC69  
5C024 CA07 GA11 GA22 GA45 GA49  
HA09 HA10 HA12